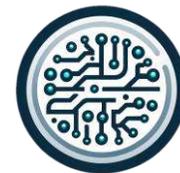




DEEPTRONICS

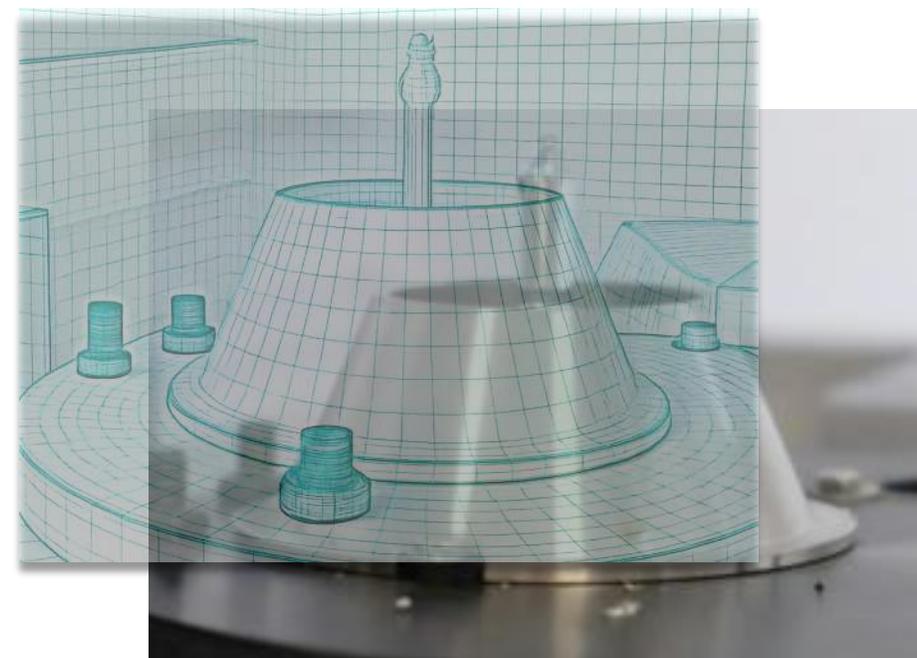
DEEPTRONICS

Calculate – don't iterate



Kritische THT-Lötstellen erkennen mit Digital Twin Technology

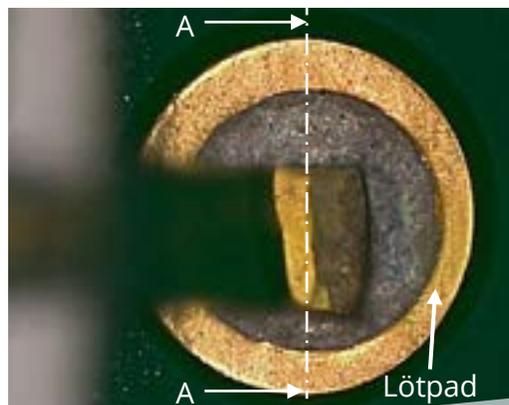
- DfM und Prozessentwicklung heute
- Lötprozesse digital optimieren
- Der 5-Minuten NPI
- Praktische Anwendungsfälle



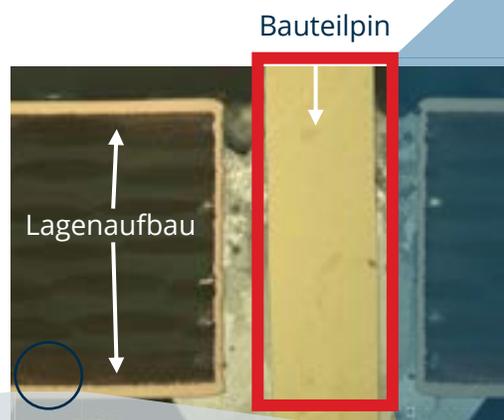
Das Problem mit THT Design-Rules

Designvarianten THT-Lötstelle

Ansicht auf Lotzielseite/Bauteilseite



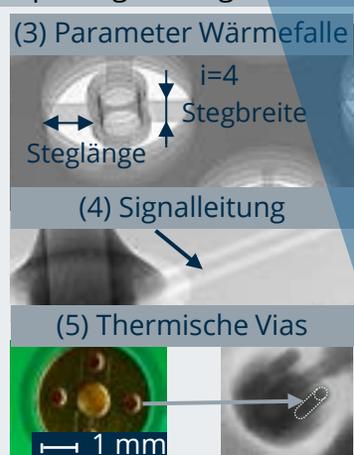
Lötstelle - Schnitt A



Nomenklatur, Parameter und Varianten des Kupferlagendesigns



1. Lage/ Toplage
2. Lage
3. Lage
4. Lage
5. Lage
6. Lage/ Bottomlage



THT-Bauteilspektrum

Kapazitäten



Bildquelle: Mouser

Widerstände



Bildquelle: Mouser

Induktivitäten



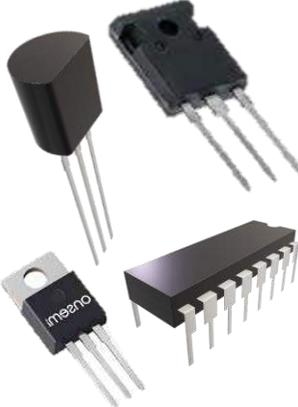
Bildquelle: Mouser

Relais



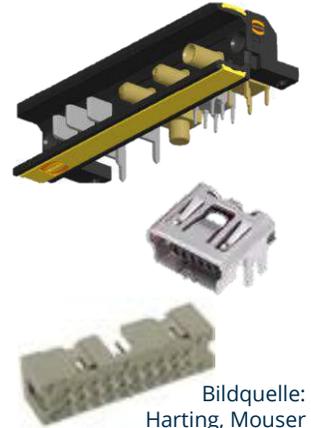
Bildquelle: Mouser

Halbleiter

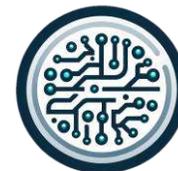


Bildquelle: Mouser

Stecker



Bildquelle: Harting, Mouser



Design-Rules vs. DfM

1 mm

Nozzle 3/6

Scale 1 mm

Design rule compliant

PCB outline

8 mm

5 mm

Nozzle 6/10

Scale 1 mm

1s

Recommended solder time ~1s

Solderability

8s

8s

1s

11s

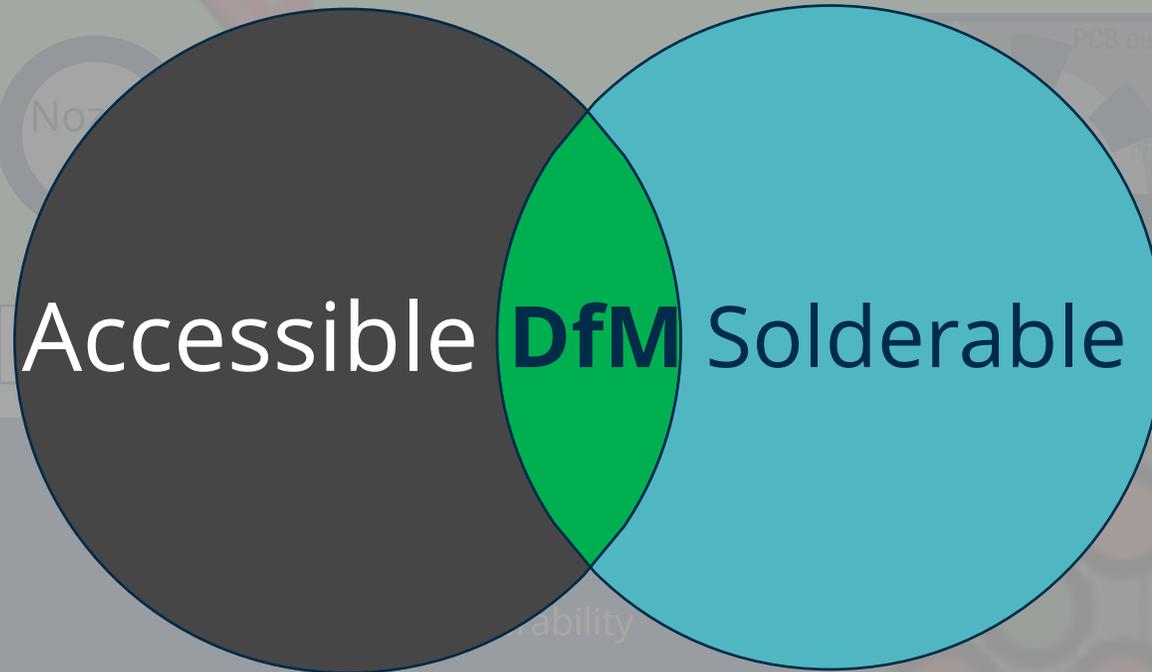
11s

Recommended solder time ~1-11s

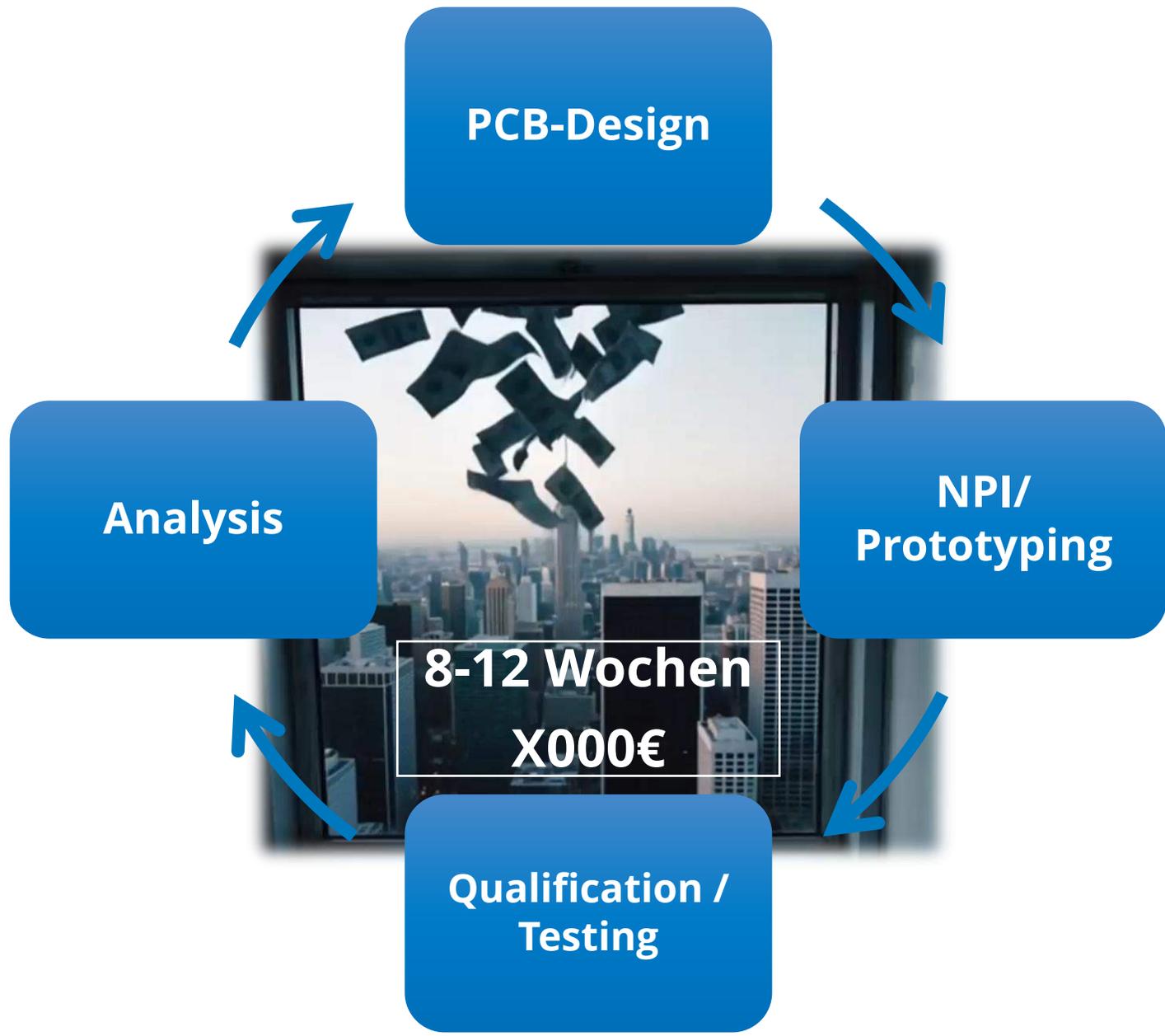


Design Rules \neq DfM

Ist diese Lötstelle mit selektivem Wellenlöten herstellbar/lötbar?



DfM = accessibility + solderability



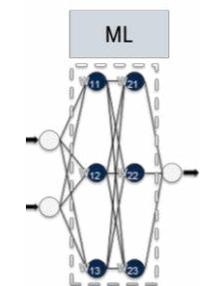
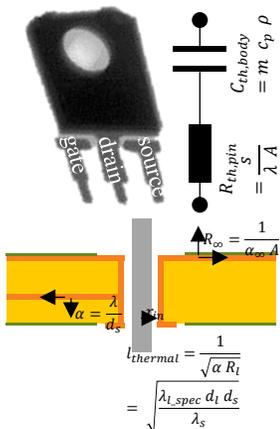
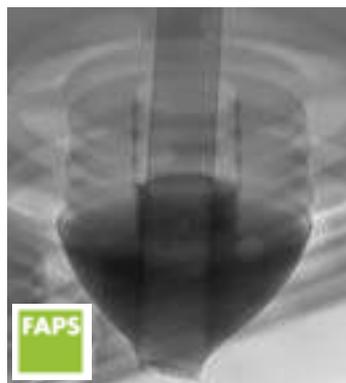
- THT Lötmasken
- Leiterplatten + Bauteile
- Löttools

Lieferzeiten
~ 4-6 Wochen

- Maschinenstillstand
- Maschinenkosten
- Personalkosten



Von der Forschung bis zum Start-Up:



- Qualitätskriterium THT-Lotdurchstieg
- Mangelnder Lotdurchstieg als komplexe Folge aus PCB-Design, Prozess und Materialien.

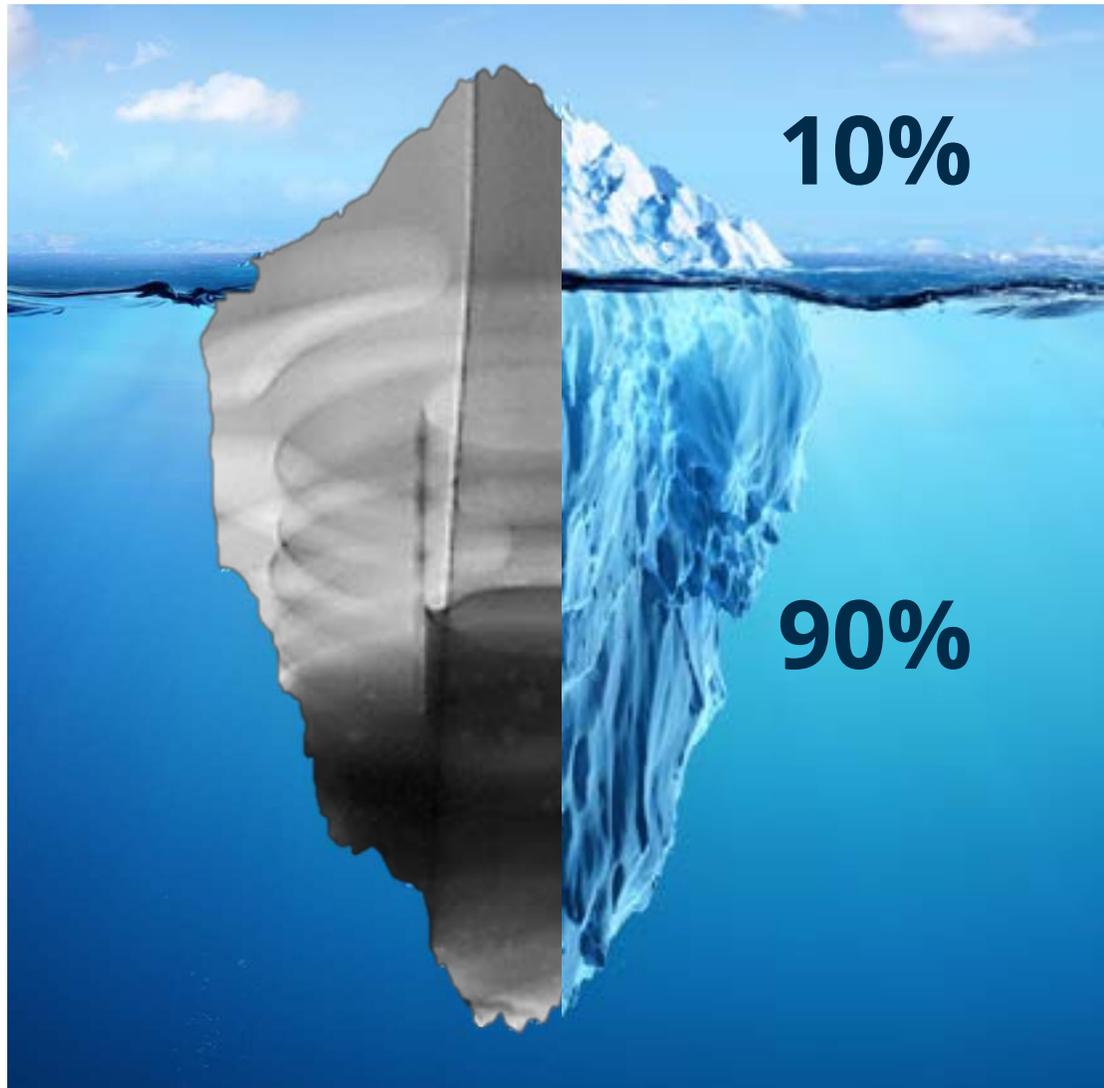
- Sammlung großer Lötdatensätze
- Analyse und Priorisierung der Einflussfaktoren auf den Lotdurchstieg

- Abschätzung des thermischen Haushalts von Bauteilen und Lötstellen
- Analytische Beschreibung des Lötprozesses

- Numerische, multi-physikalische Beschreibung des Lötprozesses
- Berechnung des Lotdurchstiegs mit hohen Rechenkosten

- Datenbasierte Beschreibung des Lötprozesses
- Szenariobasierte Empfehlungen für Design und Prozess-optimierung

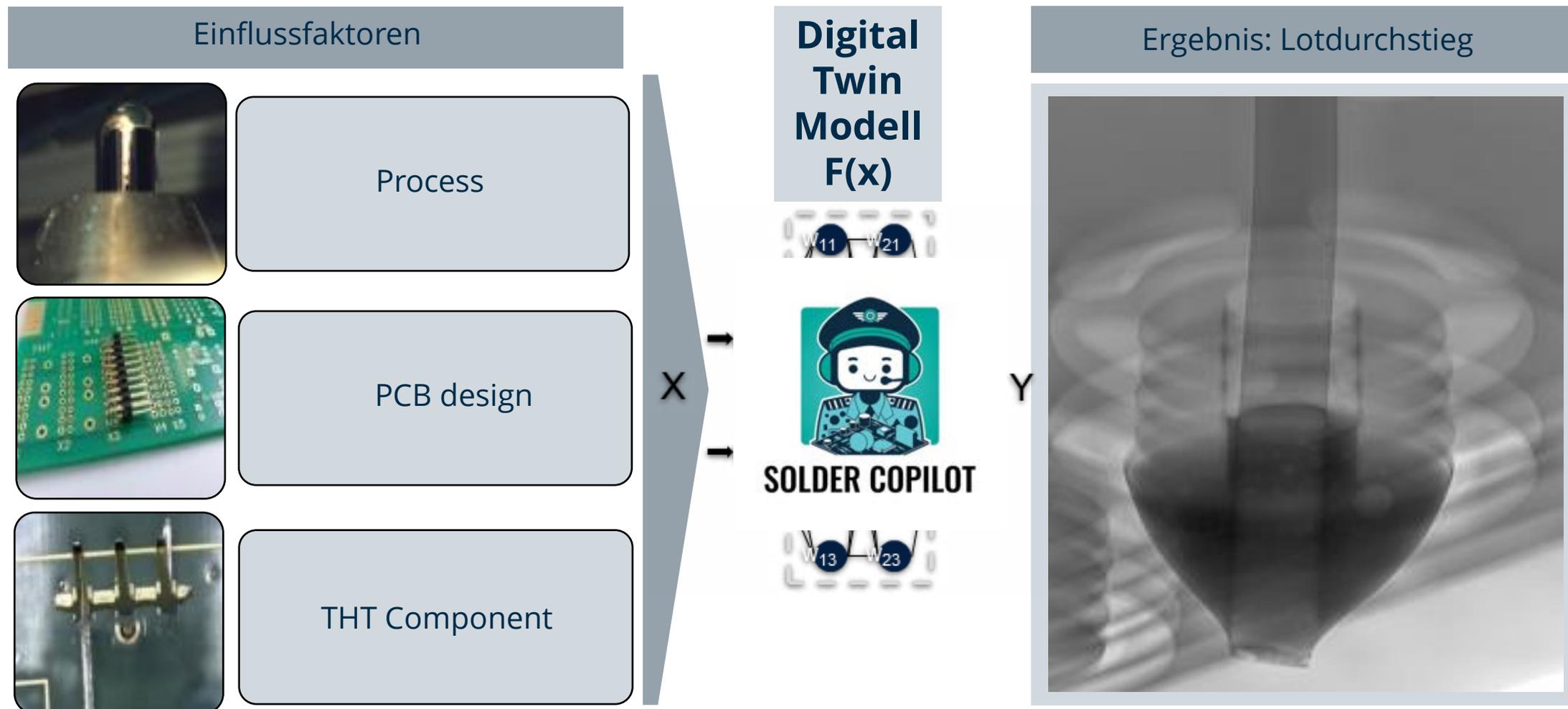
- ❖ Software- und Modellentwicklung für Fertigungsprozesse
- ❖ PCB Layout- und Lötprozessberatung



Der Großteil
der THT-Probleme
sind im PCB-
Design verborgen



Modellierungsansatz für den **digitalen Zwilling** von THT-Lötmaschinen

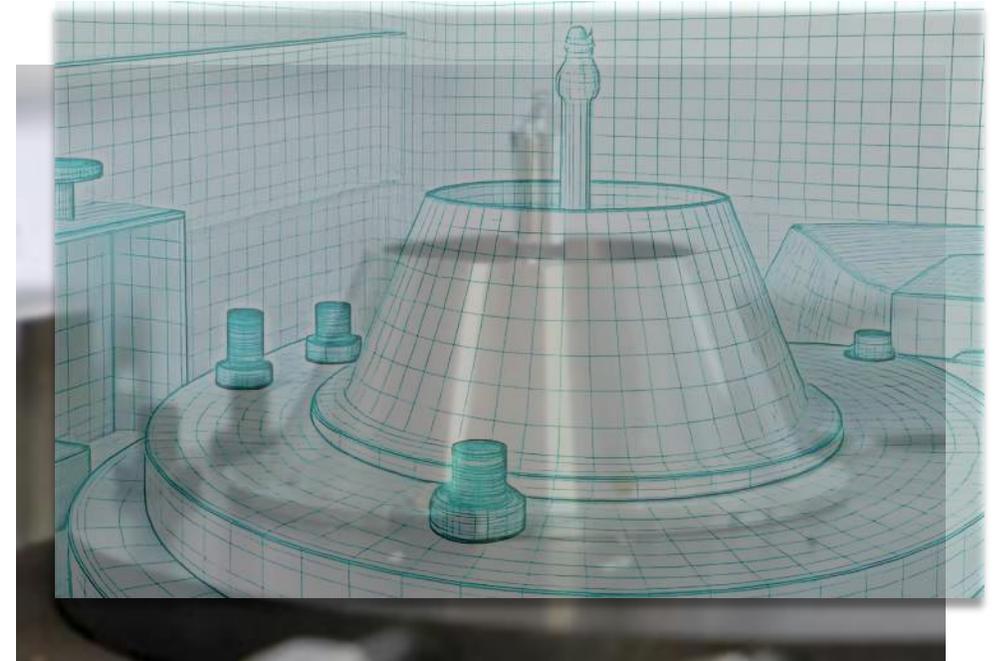




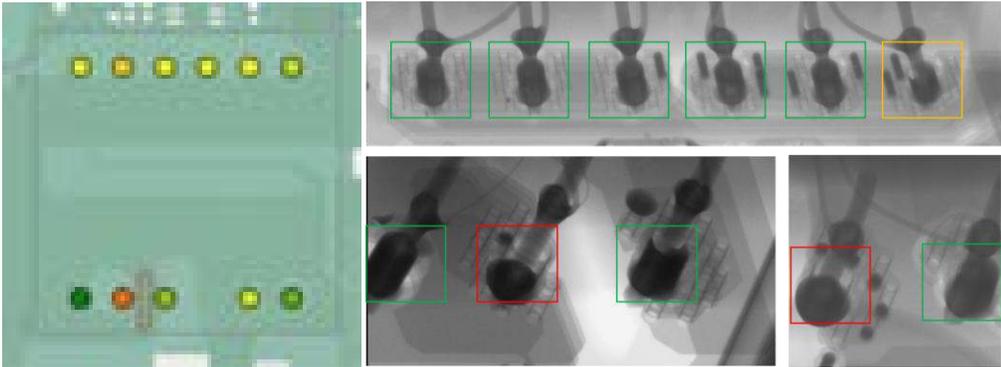
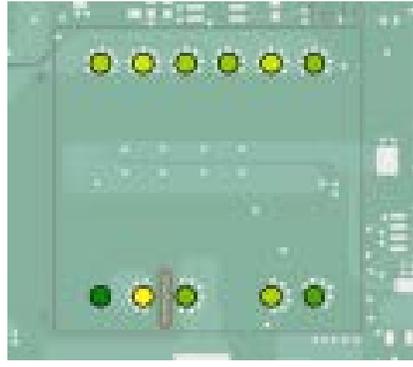
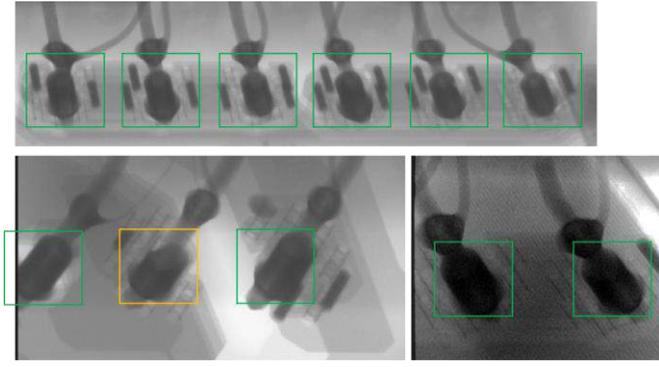
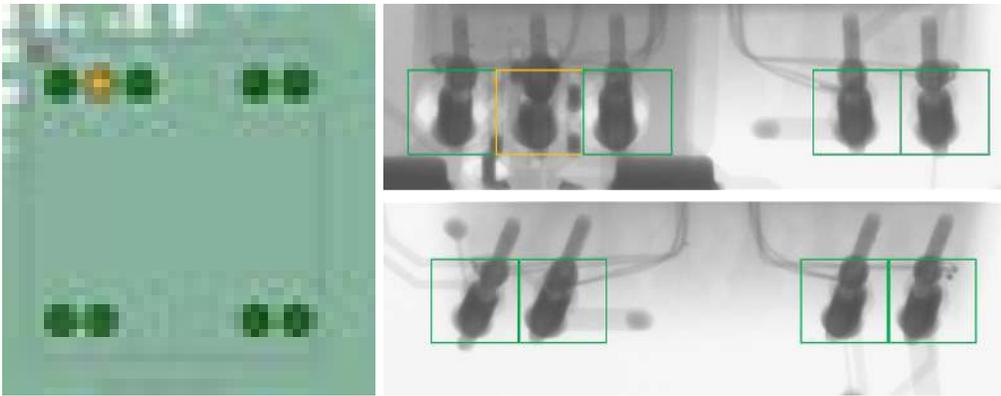
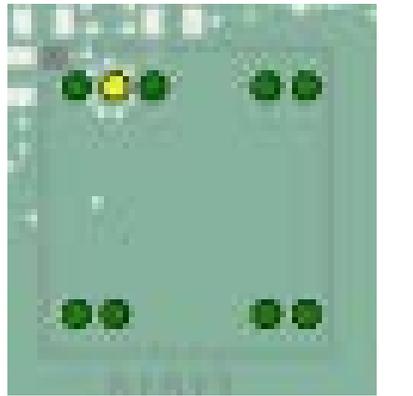
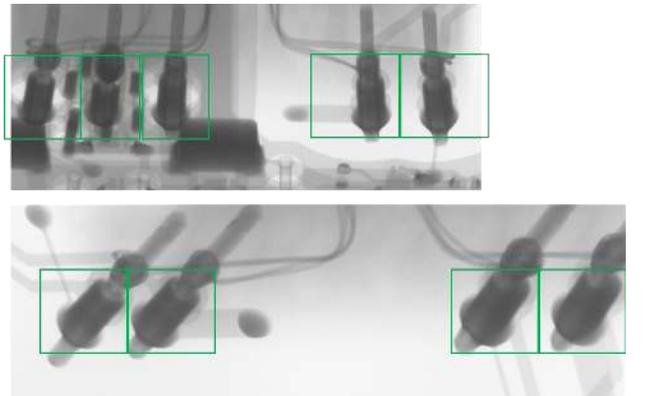
Digitale THT-DfM und Prozessentwicklung mit dem Solder Copilot

Datenvoraussetzung:

- Gerberdaten
- Layerstack
- Drillfile



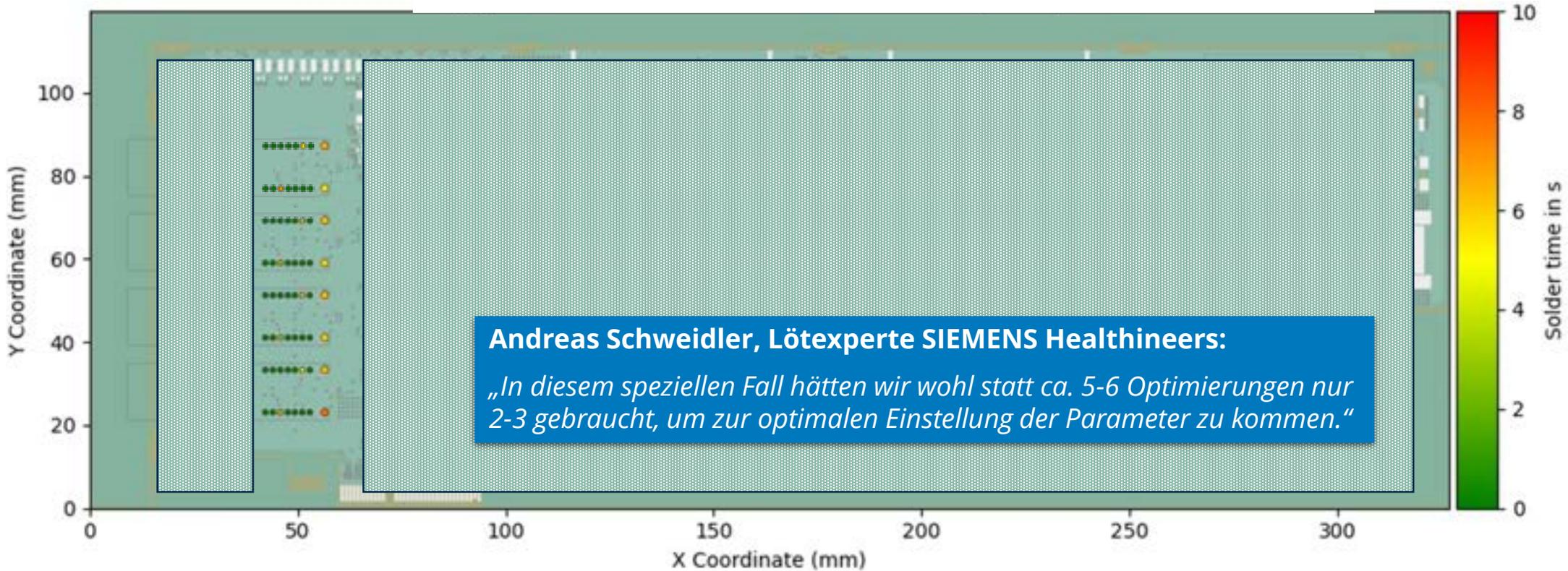
THT-Welle DfM @ **SIEMENS** GWE

Vor Design-Review	DfM Design-Review	Nach Design-Review
		
		

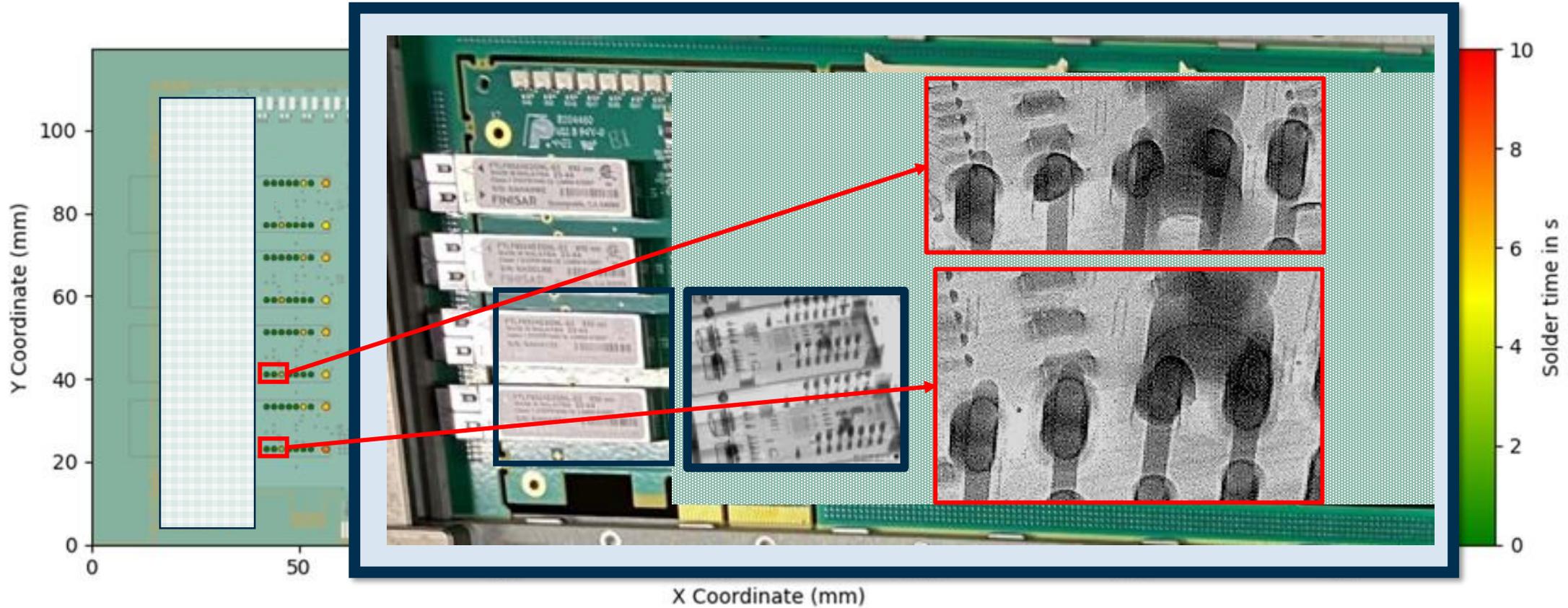
8
Wochen
später
...



NPI bis zu 70% schneller mit dem Solder-Copilot



CAD-CAM

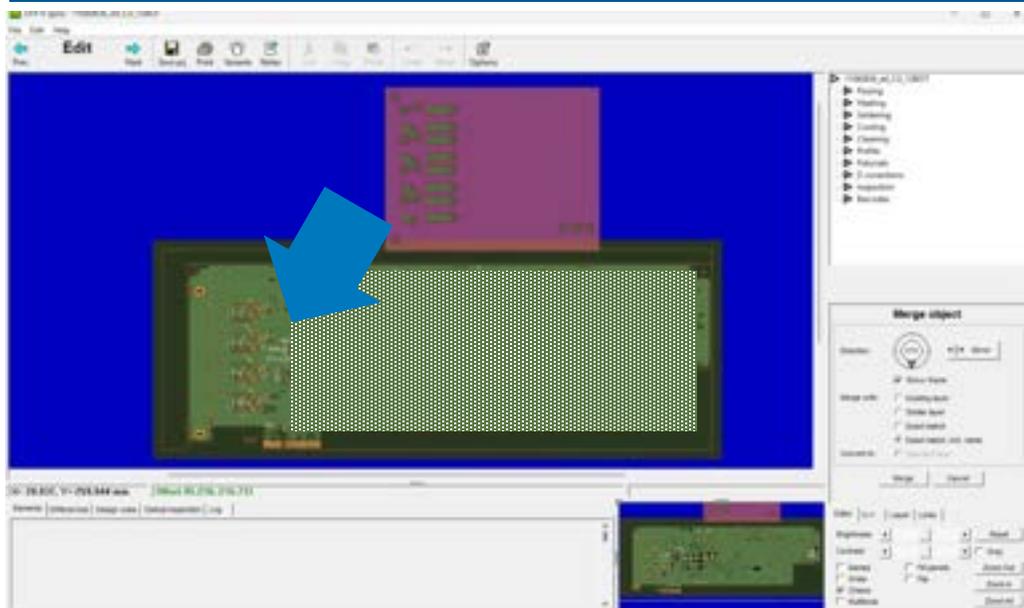




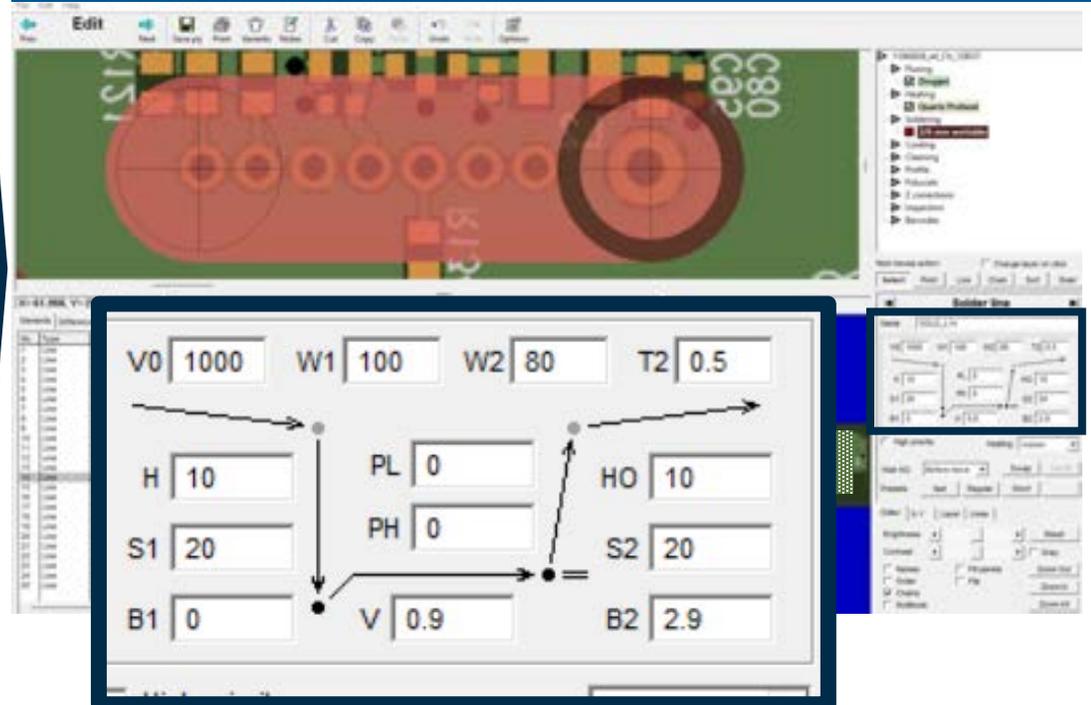
Wärmebedarfsgerechte Lötprogramme in 5 min CAD-CAM mit dem Solder-Copilot



2. Import Solder Copilot .job



3. Optimale Kontaktzeit für jede individuelle Lötstelle

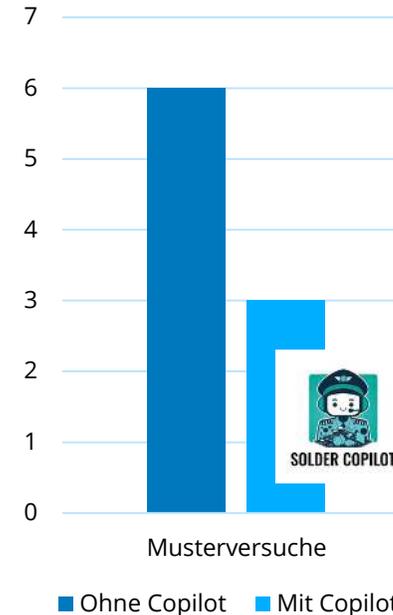




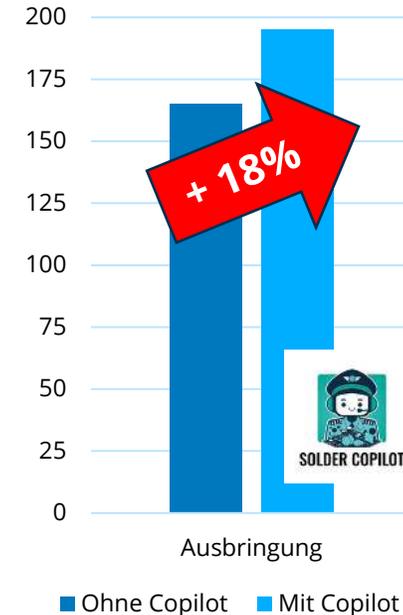
Bussines Impact

Kennzahl	Ohne Solder-Copilot	Mit Solder-Copilot	
Muster-Lötdurchläufe	6	3	
NPI-Dauer	2 h	1 h	50%
Taktzeit	2 min	2 min	
Produktivzeit	6 h	7 h	17%
Stillstandszeiten	0,5 h	0,5 h	
Ausbringung	165,1	195,0	18%

Musterversuche



Ausbringung





DEEPTRONICS

THT
solderability DfM
with Digital Twin Technology

- Identify critical solder joints** (Icon: Solder joint)
- Faster time to market** (Icon: Rocket)
- Up to 25% shorter cycle times** (Icon: Stopwatch)
- Optimized solder equipment** (Icon: Soldering iron)

SOLDER COPILOT

↓

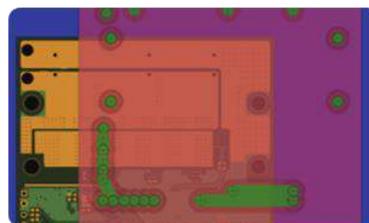
RIGHT FIRST TIME
DfM and CAD-CAM in 5 minutes

↓ **CAD**
Data Import



SOLDER COPILOT

↓ **CAM**
File Export



THT
process
development

- Save hours of solder iterations** (Icon: Soldering iron)
- Up to 80% less trial and error** (Icon: Circuit board)
- Softwarebased process optimization** (Icon: Circuit board)
- Identify soldering challenges and quality issues** (Icon: Soldering iron)
- Reduce thermal stress** (Icon: Thermal map)

Zeit und Geld sparen mit dem **Solder-Copilot**



DEEPTRONICS



Dr. Christoffer Zehnder

„Wenn wir ein neues Produkt entwickeln, beginnen wir mit der Solder-Copilot-Analyse, um die THT Lötprobleme in der ersten PCB-Layout-Version zu identifizieren und die Ergebnisse dann in das PCB-Layout zu übertragen und Lötprozesse effizienter zu gestalten.“



"Die Durchführung der Lötbarkeitsanalyse zu Beginn des Projekts hätte uns viel Zeit und Geld gespart."



Thomas Baum, CEO

Löhnert Elektronik
GmbH



„Ich bin überzeugt, dass Sie eine Programmerstellung mit dem Solder-Copilot deutlich erleichtert wird, weil man schon vorher weiß, wo die kritischen, massereichen Stellen einer Baugruppe sind.“

Andreas Schweidler, Lötexperte

Siemens Healthineers

Meik Ebel, Lötexperte
Siemens AG EWA



„Mit der Solder-Copilot Berechnung spart man sich signifikant Zeit und Kosten in der Designdurchsprache mit Entwicklern und bei der Prozessentwicklung.“



„Mit dem Solder-Copilot können wir deutlich schneller Lötprogramme entwickeln und die Taktzeit produktspezifisch optimieren.“

Udo Kempf, Lötexperte

Seho Systems GmbH



DEEPTRONICS

Thank you.

DEEPTRONICS

Contact us

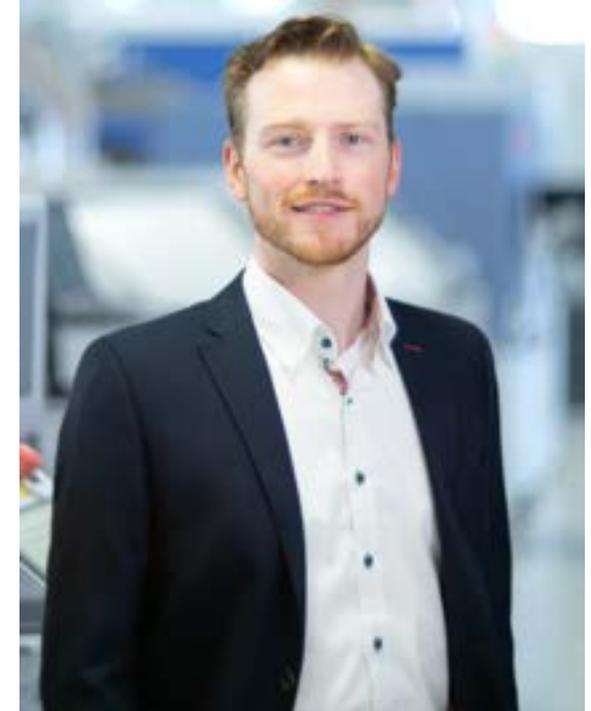


DEEPTRONICS

Dr. Reinhardt Seidel

Phone: +49 157 81905496
E-mail: reinhardt.seidel@deeptronics.io
Website: www.deeptronics.io

CEO & Founder
DEEPTRONICS GmbH
Oskar-Sembach-Ring 18
91207 Lauf



Dr.-Ing. Reinhardt Seidel