

Fraunhofer
ISIT

Fraunhofer-Institut für
Siliziumtechnologie ISIT

Gezielte Fehleranalyse als Grundlage für zuverlässige Elektronik

-

Qualitätssicherung andersrum gedacht – durch Ursachenforschung zum optimierten Prozess

Xtron25
Helge Schimanski, ISIT

Limeshain, 08.05.2025

Agenda

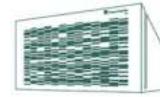
- Vorstellung ISIT
- Definition der Aufgabenstellung
 - mit der richtigen Fragestellung auf Sherlock Holmes Spuren
- Schadens-Beispiele aus dem täglichen Leben gegriffen
 - Aufgabe: Qualitätssicherung durch
 - verbesserte Anlieferqualität
 - optimierte Fertigungsprozesse
 - Fehlinterpretation durch Präparationsartefakte vermeiden
- → Ergebnis: Zuverlässigkeit und garantierte Funktion elektronischer Produkte während erwarteter Lebensdauer
- Zusammenfassung

All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024

Fraunhofer ISIT – das Institut für Siliziumtechnologie

Forschungs- und Entwicklungszentrum für Leistungselektronik und MEMS



In Itzehoe seit 1996
 Kompetenzzentrum MEMS Kiel (CAU)
 Kooperation Heide (FWH)



Prof. Dr. Marco Liserre
Komm. Institutsleiter



Prof. Dr. Fabian Lofink
Stellv. Institutsleiter

- 
ca. 160 Mitarbeitende
 (+ ca. 40 Studierende)
- 
Erstinvestition: 125 Mio. €
 - 250 Mio. € Industrie
 - 42 Mio. € Reinraum II
 - 20 Mio. € FMD*
- 
Budget
27 Mio. €
- 
Zertifiziert nach
ISO 9001:2015

Standort-Partner







Ausgründungen






*FMD – Forschungsfabrik Mikroelektronik Deutschland

All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024

Fraunhofer ISIT Geschäftsfelder

- Leistungselektronik**
 Innovative Bauelemente
 Elektronische Energiesysteme
- Batteriesysteme**
 Fertigungstechnologie
 Batteriezellen und -systeme
- MEMS-Anwendungen**
 Optische Systeme
 Akustische Systeme und Mikroantriebe
 Agglomerierte Mikrosysteme
- Mikro-Fertigungsverfahren**
 Prozessintegration und Pilotfertigung
 Modul-Services

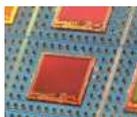
Leistungsmodul



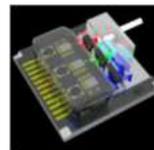
Maßgeschneiderte
Batteriezellen



Mikrospiegel



Waferlevel-Packaging



Miniaturisierte RGB-LED

All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024



Modul-Services – Qualität, Zuverlässigkeit und AVT elektronischer Baugruppen, Komponenten und Systeme

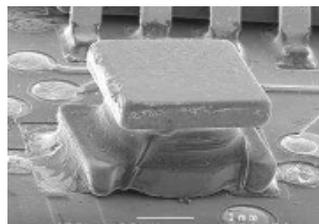
- Qualität und Zuverlässigkeit von MEMS
- Qualität und Zuverlässigkeit von elektronischen Baugruppen, Komponenten und Systemen

All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024

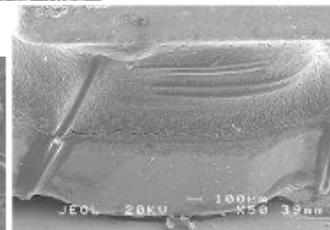


Aufgabenstellung: Lötstellenbewertung → falsch! eigentlich: Ursache der Unterbrechung finden



**Lötstelle zulässig
(abnahmefähig)**

**Gehäuse und
Draht gebrochen**



REM: Rasterelektronenmikroskop

All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024



~~Fehler~~ Fehler

haben eine besondere Eigenschaft.

Sie **entstehen**

und es nicht die Frage ob,

sondern nur wann!!!

Es bedarf einer Fehlerkultur, in der Fehler offen besprochen und Ursachen abgestellt werden, nicht aber der Verursacher an den Pranger gestellt wird!

© Helge Schimanski 28.02.2019



Fehleranalyse weitergedacht

ist die Grundlage für Qualität, Zuverlässigkeit und garantierte Funktion elektronischer Produkte während erwarteter Lebensdauer

Mit richtig definierter **Aufgabenstellung**

nicht nur **Dokumentation**

sondern auch **Interpretation** unter

Berücksichtigung möglicher Artefakte

Ursachenforschung betreiben und

Auffinden von **Lösungsansätzen** und

Umsetzung im Fertigungsprozess realisieren

All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024



Korrosionsschaden an Leiterbahnen



Lüftungssteuerung
(Elektronik ersetzt Bimetall)
Feuchte Umgebung

→ lokale Korrosion (CuO)
an den Leiterbahnen

verringerte Stromtragfähigkeit

→ **Abbrand**

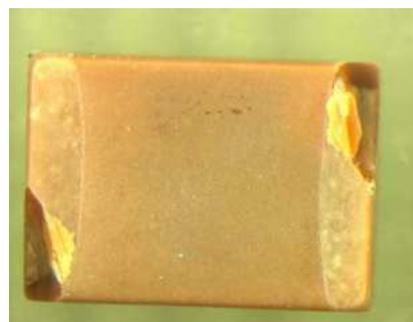
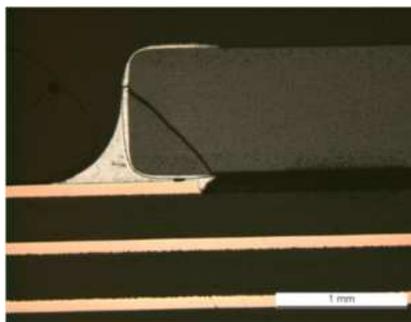
Abhilfe:
Elektronik vor Feuchtigkeit schützen
(Schutzlack, geeignetes Gehäuse, ...)

All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024

Fraunhofer
ISIT

Lötwärmebelastung minimieren durch optimierten Fertigungsprozess

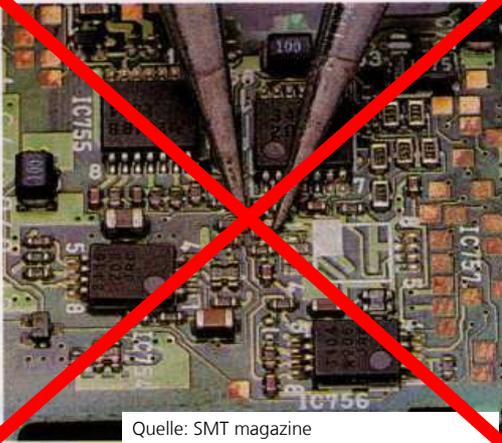


All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

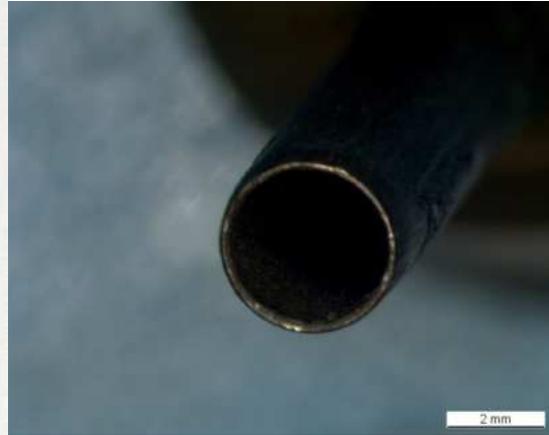
© Fraunhofer ISIT 2024

Fraunhofer
ISIT

Lötwärmebelastung minimieren durch optimierten Fertigungsprozess



Quelle: SMT magazine



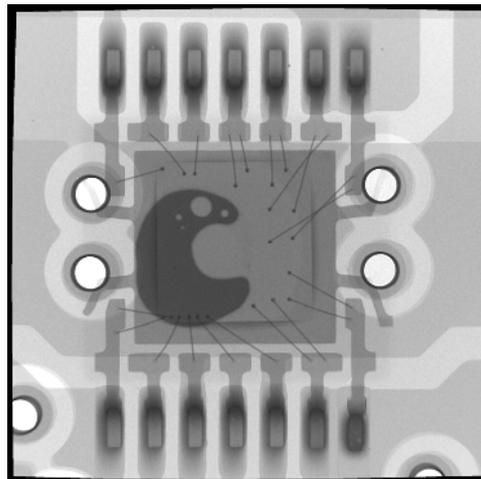
Richtige Parameter (Gastemp., Volumenstrom, Düsenabstand,...) und Schulung des Personals sind entscheidend für einen zuverlässigen Prozess, Alternative: automatischer Prozess mit Reworkstation

All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024

Fraunhofer
ISIT

Fehlerhafte Flächenlötung Röntgeninspektion - 2D



Mögliche Ursachen:

- Benetzungsprobleme
- Lotpastendruck unzureichend

Abhilfe:

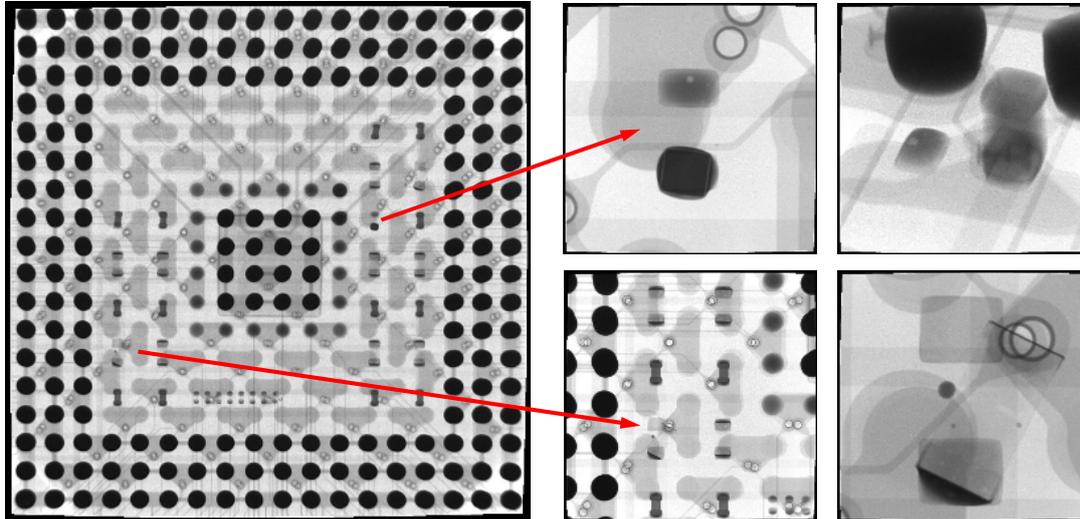
- Benetzung prüfen (Komponente und PCB) und ggf. reinigen/austauschen
- Pastendruckprozess anpassen (Schablone, Druckparameter, Reinigung,...)

All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024

Fraunhofer
ISIT

BGA mit zugehörigen Blockkondensatoren und Vorwiderständen Nicht immer ist das BGA schuld

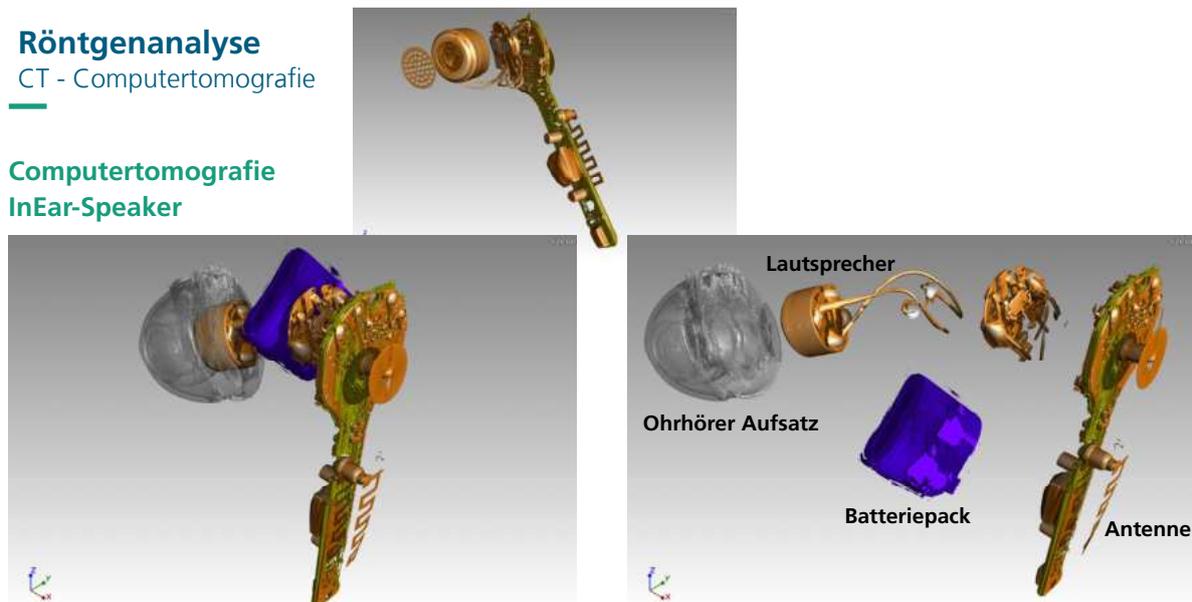


All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.
© Fraunhofer ISIT 2024



Röntgenanalyse CT - Computertomografie

Computertomografie InEar-Speaker

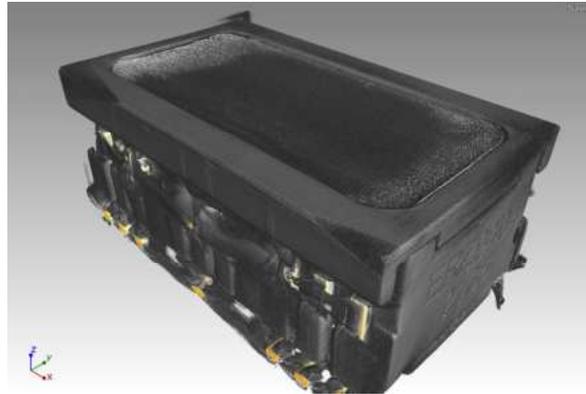


All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.
© Fraunhofer ISIT 2024



Röntgenanalyse - Elektronik mit Vergussmasse

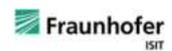
CT - Computertomografie



Fehlerhaftes Bauteil

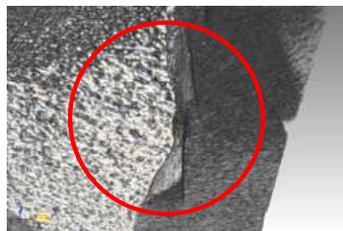
All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024



Röntgenanalyse - Elektronik mit Vergussmasse

CT - Computertomografie



Fehlerhafter Verguss → Eindringen von Feuchte bewirkt Korrosion und Ausfall
Abhilfe: Spritzprozess optimieren, Trennmittel durch Reinigung entfernen

All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024

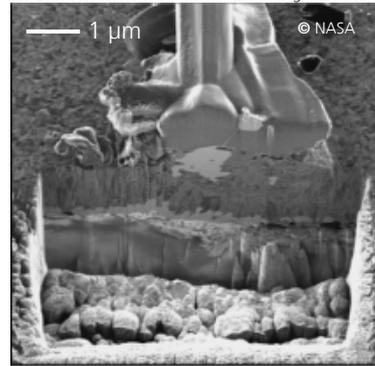


Metallografie – zerstörende Prüfung als Mittel der Schadensanalyse zur Fehleranalyse und Ursachenforschung

Querschliffpräparation / Polieren / FIB*-Präparation

- Zerstörend, oft als Bestätigung von Ergebnissen aus zerstörungsfreien Analysen
- Präparation von Poren, Übergängen, Kontakten, Kompositen, Legierungen etc.
- Polieren (Ion Milling, CSP) / FIB: Micro-/nanomachining, Schichtabtrag in nm-Auflösung
- Selektives Metallätzen

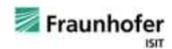
FIB: Zinn-Whisker-Wachstum aus zinnhaltiger Lotschicht



*Focussed Ion Beam – Schichtabtrag mittels Ar-Ionenstrahl

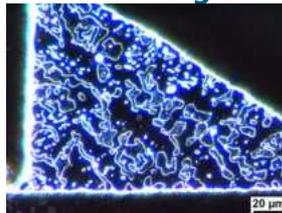
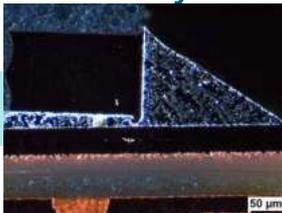
All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024



Querschliffanalyse - zerstörende Prüfung als Mittel der Qualitätskontrolle

SnBiAgX
dark

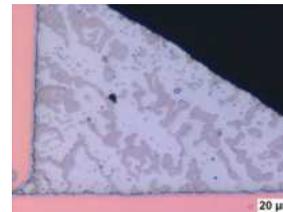


SnBiAgX
Pol



DFN1010D-3

SnBiAgX
bright



1500 Zyklen TWT
(-40°C/+85°C)

- Homogene intermetallische Phasen und intermetallischer Bond
- Leichte Kornvergrößerung sichtbar als Anzeichen für die TS-Belastung, keine Rißbildung sichtbar

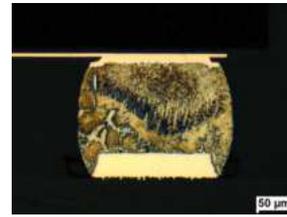
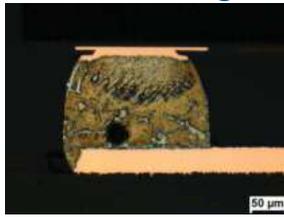
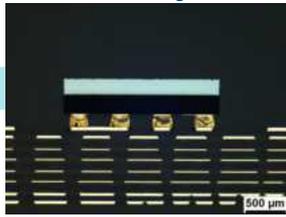
All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024



Querschliffanalyse - zerstörende Prüfung als Mittel der Qualitätskontrolle

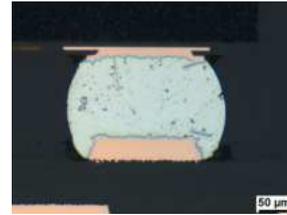
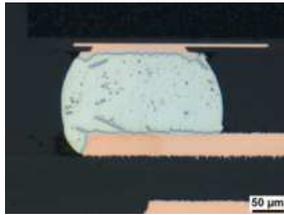
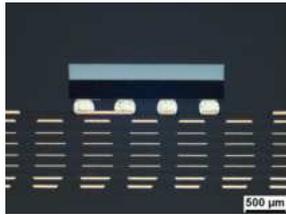
SnBiAgX



WLCSP12

1500 Zyklen TWT
(-40°C/+85°C)

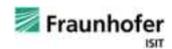
SAC



- Keine Auffälligkeiten im Querschliff, homogene intermetallische Phasen und intermetallischer Bond
- Guter hybrider Bond** beim WLCSP12 zwischen SAC Ball and SnBiAgX Lot durch Diffusion in der Übergangszone
- Leichte Kornvergrößerung sichtbar als Anzeichen für die TS-Belastung, keine Ribbildung sichtbar

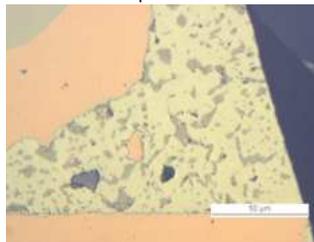
All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024



Präparationsartefakte

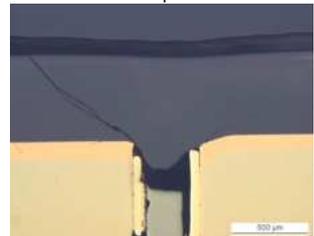
Schleif/Polierpartikel im Lot



Wasserfleck im Lot



Riss im Glaskörper einer Diode



Ausbrüche im Silizium



All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024

Zus



Zusammenfassung – Qualitätssicherung andersrum gedacht Gezielte Fehleranalyse als Grundlage für zuverlässige Elektronik

- **Fehleranalyse** als die Grundlage für Qualität, Zuverlässigkeit und garantierte Funktion elektronischer Produkte während erwarteter Lebensdauer **erfordert eine klar und richtig definierte Aufgabenstellung**
- Schadensanalytik bedarf einer **qualifizierten, fehlerfreien Bewertungsmethode**, die Präparationsartefakte ausschließt
- **Gesicherte Qualität** wird erreicht **durch Fehlerursachenforschung und** realisieren von **Abhilfemaßnahmen** und ist nur in Zusammenarbeit mit allen Beteiligten (Entwicklung, Fertigung und Lieferanten) möglich

Ziel ist die Herstellung qualitativ hochwertiger und zuverlässiger Elektronik

Das ISIT kann hierbei unterstützen

All rights reserved, also regarding any disposal, exploitation, reproduction, editing, distribution, as well as in the event of applications for property rights.

© Fraunhofer ISIT 2024



*Wenn man vorher
miteinander spricht*

–

*braucht man hinterher
nicht übereinander zu reden*

© Helge Schimanski 30.09.2015

Vielen Dank
für Ihre
Aufmerksamkeit!



H. Schimanski

 **Fraunhofer**
ISIT

Kontakt

Helge Schimanski
Mikro-Fertigungsverfahren
Tel. +49 4821 17-3573
Helge.schimanski@isit.fraunhofer.de

Fraunhofer ISIT
Fraunhoferstr. 1
25524 Itzehoe
www.fraunhofer.de

 **Fraunhofer**
ISIT

Fraunhofer-Institut für
Siliziumtechnologie ISIT